# PCB Produktionsrichtlinien *PCB production guideline*

|  |  |
| --- | --- |
| **Leiterplattenbezeichnung**  ***PCB Name*** | **EVK75123-Interface V1.2** |
| **Abmessung**  ***Dimension*** | 80 x 50 mm ±0,2 mm |
| **Material** | FR4 |
| **Endstärke**  ***PCB Thickness*** | 1.6 mm ±10% |
| **Kontur**  ***Outline*** | gefräst / *milled*  geritzt / *scored* |
| **Lötoberfläche**  ***Surface Coating*** | HAL (Pb free)  chem. Ni/Au |
| **Kupferstärke**  ***Copper Thickness*** | 35µm |
| **Anzahl Kupferlagen**  ***Number of Layers*** | 6 Layer |
| **Leiterbahnbreite**  ***Minimum Track Width*** | 0.125 mm |
| **Mindestabstand**  ***Minimum Clearance*** | 0.15 mm |
| **Kleinster Bohrdurchmesser**  ***Smallest Drill Size*** | 0.3 mm |
| **Kleinster Bohrdurchmesser Microvias**  ***Smallest Drill Size Microvias*** | - |
| **Lötstopplackfarbe**  ***Solder Resist Color*** | grün (beidseitig)  *green (both sides)* |
| **Bauteilaufdruck**  ***Component Print*** | none |
| **Zusatzdrucke**  ***Additional Prints*** | Datumscode und UL Kennzeichnung kann vom Hersteller hinzugefügt werden  *Date code and UL marking can be added by the manufacturer* |
| **Test** | optisch / *optical*  elektrisch / *electrical* |
| **Anzahl SMD Pads**  ***Number of SMD Pads*** | 1028 |
| **SMD Bestückung**  ***SMD Assembling*** | top and bottom |
| **Impedanzkontrolle**  ***Impedance controll*** | **Impedanzkontrollierte differenzielle Leitungen!**  Der Lagenaufbau soll so gewählt sein, dass alle differenziellen Leiterpaare mit einer Stärke von 125 µm und einen Abstand von 175 µm eine Impedanz von 100 Ohm (±10%) aufweisen.  ***Impedance controlled traces!***  *The layer stack should be chosen accordingly to ensure that all differential pairs with 125µm copper thickness, and 175µm clearance have an impedance of 100 Ohm (±10%)* |

# Gerber File Information

|  |  |  |
| --- | --- | --- |
| Copper Layer | Gerber File extension | Layer Description |
| 1 | .GTL | Top Layer |
| 2 | .GP1 | Plane Layer 1 |
| 3 | .GP2 | Plane Layer 2 |
| 4 | .GP3 | Plane Layer 3 |
| 5 | .GP4 | Plane Layer 4 |
| 6 | .GBL | Bottom Layer |
|  | .GTO | Top Overlay |
|  | .GTP | Top Paste |
|  | .GTS | Top Solder |
|  | .GBO | Bottom Overlay |
|  | .GBP | Bottom Paste |
|  | .GBS | Bottom Solder |
|  | .GM1 | Boardoutline |

|  |  |
| --- | --- |
| NC-Drill File Extension | Layer Description |
| .txt | Drill Top to Bottom |

# Layer Stack

|  |  |
| --- | --- |
| Der Lagenaufbau soll so gewählt sein, dass alle differenziellen Leiterpaare mit einer Stärke von 125 µm und einen Abstand von 175 µm eine Impedanz von 100 Ohm (±10%) aufweisen.  Der hier angeführte Aufbau sollte diese Anforderung erfüllen, kann aber in Absprache mit BECOM Bluetechnix gerne abgeändert werden. | *The layer stack should be chosen accordingly to ensure that all differential pairs with 125µm copper thickness, and 175µm clearance have an impedance of 100 Ohm (±10%).*  *The stack-up below is an example that should fulfill the requirement, it can be altered in consultation with BECOM Bluetechnix.* |

